



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2002-0041316

Application Number

출 원 년 월 일 : 2002년 07월 15일

Date of Application JUL 15, 2002

출 원 인 : 주식회사 하이닉스반도체
Applicant(s) Hynix Semiconductor Inc.



2003 년 04 월 16 일



특 허 청

COMMISSIONER

【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0010		
【제출일자】	2002.07.15		
【발명의 명칭】	리페어 회로		
【발명의 영문명칭】	Repair circuit		
【출원인】			
【명칭】	(주)하이닉스 반도체		
【출원인코드】	1-1998-004569-8		
【대리인】			
【성명】	신영무		
【대리인코드】	9-1998-000265-6		
【포괄위임등록번호】	1999-003525-1		
【발명자】			
【성명의 국문표기】	임양규		
【성명의 영문표기】	LIM, Yang Kyu		
【주민등록번호】	711113-1841928		
【우편번호】	139-232		
【주소】	서울특별시 노원구 하계2동 학여울 청구아파트 101-507		
【국적】	KR		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 신영무 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	0	면	0 원
【우선권주장료】	0	건	0 원
【심사청구료】	5	항	269,000 원
【합계】	298,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

【요약서】**【요약】**

본 발명에 따른 리페어 회로는 컬럼 및 로우 어드레스를 받아들여 결합 어드레스인지 아닌지를 구분하여 비트 리페어 여부를 결정하는 비트 결합 리페어 블록과; 로우 어드레스 결합 여부 및 상기 비트 결합 리페어 블록의 출력에 따라 로우성 리페어 여부를 결정하는 로우 리페어 블록과; 컬럼 어드레스, 컬럼 퓨즈 박스 및 상기 비트 결합 리페어 블록의 출력 신호에 따라 컬럼성 리페어 여부 및 정상 컬럼 드라이버 선택 여부를 결정하는 다수의 컬럼 리페어 블록을 포함하여 이루어 진다.

【대표도】

도 5

【색인어】

비트 리페어, 비트 결합 리페어 블록

【명세서】**【발명의 명칭】**

리페어 회로{Repair circuit}

【도면의 간단한 설명】

도 1 은 도 종래 리페어 기술을 설명하기 위한 블록도이다.

도 2 는 도 1의 로우 리페어 블록의 상세 회로도이다.

도 3 은 도 1의 퓨즈 결합 블록의 상세 회로도이다.

도 4 는 도 1의 컬럼 리페어 블록의 상세 회로도이다.

도 5 는 본 발명에 따른 리페어 회로를 설명하기 위한 블록도이다.

도 6 은 도 5의 로우 리페어 블록의 상세 회로도이다.

도 7 은 도 5의 비트 결합 리페어 블록의 상세 회로도이다.

도 8은 도 5의 컬럼 리페어 블록의 상세 회로도이다.

*도면의 주요부분에 대한 부호의 설명

100: 로우 리페어 블록 300: 셀 블록

200: 컬럼 리페어 블록 110, 1420: 퓨즈 결합 블록

10; 로우 워드라인 드라이버 20 및 1440: 정상 워드라인 드라이버

30: 컬럼 퓨즈 박스 40: 리페어 컬럼 선택부

50: 정상 컬럼 선택부 60: 컬럼 리페어 드라이버

70: 정상 컬럼 드라이버 400: 비트 결합 리페어 블록

1430: 비트 리페어 워드라인 드라이버

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<17> 본 발명은 반도체 기억소자의 결합 구제 회로(Remove circuit)에 관한 것으로 특히, 로우 어드레스(X ADDRESS) 및 컬럼 어드레스(Y ADDRESS)를 구분해서 받아들이지 않고, 한번에 어드레스를 받아들이는 반도체 기억소자 및 어드레스 멀티플렉싱(Address Multiplexing)을 하지 않고, 버스트(Burst)나 페이지 모드(Page Mode)가 없는 싱글 리드(Single Read) 및 싱글 라이트(Single Write)를 사용하는 반도체 기억소자에 사용이 가능한 리페어 회로에 관한 것이다.

<18> 종래 싱크로노스 디램(Synchronous DRAM; 이하, 에스디램이라 칭함)인 경우 도 1에서와 같이 결함(fail)이 발생하게 되면 먼저 로우 어드레스(X-Address) 및 컬럼 어드레스(Y-Address)를 나누어 로우(Row)성 결함(fail)인 경우는 워드라인(Word Line)을 대체하는 것으로 결함을 구제 할 수가 있으며, 컬럼(Column)성 결함(Fail)인 경우는 컬럼 선택 신호(Y select; Yi) 전체를 대체하는 것으로 결함을 구제 할 수가 있다.

<19> 로우(Row)성 결함(Fail)이란 결함 어드레스(Fail ADDRESS)가 로우 어드레스(X ADDRESS)가 일정하고 컬럼어드레스가 틀린 경우를 말하는 것이다. 이런 경우 로우 어드레스(X ADDRESS)쪽인 워드 라인(Word Line) 전체를 대체하는 것이

효과적이다. 마찬가지로, 컬럼(Column)성 결함(Fail)이란 결함 어드레스(Fail ADDRESS)가 컬럼 어드레스(Y ADDRESS)는 같고, 로우 어드레스(X ADDRESS)가 틀린경우에 해당한다. 이때는 컬럼 어드레스(Y Address)에 해당하는 선택신호(Yi)로 대체하는 것이 효과적이다.

<20> 그러나, 로우 및 컬럼(Row and Column)성, 결함(Fail)이 아닌 랜덤 비트 결함(Random Bit Fail)인 경우는 1비트(Bit) 만이 결함(fail)이 난 경우이다. 이 경우도 마찬가지로 결함(fail)있는 1비트만이 대체 되는 것이 아니라, 결함 난 어드레스(ADDRESS)중 로우 어드레스(X Address) 또는 컬럼 어드레스(Y ADDRESS) 전체가 대체가 되는 형태이다. 예를 들어 X=00이 들어오면 컬럼 어드레스(Y ADDRESS)에 관계없이 리페어된 워드라인(World Line)이 인에이블(enable)되게 된다. 1비트만이 대체되는 형태는 아니다.

<21> 도 1을 참조하여 자세히 설명하기로 한다.

<22> 도 1에는 로우 리페어 블록(X repair Block; 100)과 컬럼 리페어 블록(Y Repair Block; 200) 및 셀 블록(Cell Block; 300) 이 제공되어 있다.

<23> 랜덤 비트 결함(Random Bit Fail)인 결함0가 발생을 하면 이 어드레스(ADDRESS)중 로우 어드레스(X Address)에 해당하는 것을 대체하게 되면 워드라인(World Line) 전체가 정상 워드라인에서 리페어 워드라인으로 바뀌게 된다. 랜덤 비트 결함인 결함 1이 발생하면 컬럼 어드레스(Y Address)부분을 대체하므로써 이 셀 블록(300)에서는 컬럼 어드레스(Y Address)전체가 정상 컬럼 어드레스에서 리페어 컬럼 어드레스로 바뀌게 되는 것이다.

- <24> 도 2는 로우 리페어 블록(X repair Block:100)을 상세히 설명한 도면이다.
- <25> 로우 리페어 블록(X repair Block: 100)은 리페어 워드라인(Réparation Word Line: 이하, RWL)의 수만큼의 퓨즈(Xfuse)를 가지게 된다.
- <26> 도 2에서는 셀 블록(Cell Block; 300)을 크게 N개로 나누어 그 블록(Block)마다 RWL이 존재하는 것으로 되어 있지만 모든 메모리 반도체 기억 소자가 이런 것은 아니다. 리페어 효율과 관계하여, 많이 넣을 수도 있고, 조금 작게 넣을 수도 있다. 셀 메트릭스(Cell MAT)를 N개로 나누어 매 블록마다 넣을 수도 있고, 아니면 결합 구제하는 RWL을 한곳에 위치하는 경우도 있다. 여러 경우가 있으나 배치가 틀릴 뿐이지 결합 구제하는 방식의 차이가 있는 것은 아니다. 여기서는 셀 블록을 크게 N개로 나누고 RWL도 N개가 존재를 하고, 이에 대응하는 로우 리페어 블록(X Repair block)내에 퓨즈(Xfuse)가 N개가 존재한다. 또, RWL을 구동하는 로우 워드라인 드라이버(RWL Driver;10)도 역시 N개가 존재하게 된다 그리고, 퓨즈(Xfuse)의 각각의 출력 신호(rwl_enb_n)를 결합(Summation)하는 퓨즈 결합 블록(Fuse_Summation_block; 110)이 존재 한다.
- <27> 도 3을 통해 퓨즈 결합 블록의 동작을 살펴보기로 한다. 이 회로에서는 각각의 퓨즈(XFuse)의 출력신호(rwl_enb_0, rwl_enb_1, …, rwl_enb_n)을 NAND 조합에 의해 퓨즈 결합 신호(Fuse_sumb)를 만들어 낸다. 출력신호(rwl_enb_n)는 퓨즈(X Fuse)에서 결함이 난 로우 어드레스(X ADDRESS)가 세팅(Setting)되어 있어서, 결함이 난 로우어드레스(X Address)가 들어오면 계속 "L"를 유지하고, 정상인 어드레스(결함이 난 로우 어드레스가 아닌 경우)가 들어오면 "L"에서 "H"로 전이하는 신호이다. 따라서, 정상 어드레스인 경우 퓨즈 결합 신호(Fuse_sumb)도 마찬가지로 "L"에서 "H"로 전이하게 된다. 결함이 난 로우 어드레스(X Address)인 경우는 "L"를 유지한다. 퓨즈 결합 블록

(Fuse_summation_block; 110)은 입력 신호 중 하나만 "L"가 되어도 출력신호가 "L"가 되는 회로이다. 입력신호의 단순 AND 조합이라고 할 수가 있다. 이는 입력신호가 "L" 인에 이를되는 회로이기 때문이다. 만약, 입력신호가 "H"로 인에 이를되는 회로라면 퓨즈 결합 블록(Fuse_summation_block; 110)은 OR조합이 되어야 한다. 여기서는 입력신호가 "L"로 인에 이를되는 회로이다. 퓨즈 결합 신호(Fuse-Sumb)는 정상 워드라인 드라이버(20)에서 는 인에 이를신호로 사용되고 출력신호(rwl_enb_n)와 함께 리페어 워드라인을 구동시키는 신호로 사용된다.

<28> 출력신호(rwl_enb_n)가 "L"이고, 퓨즈 결합 신호(Fuse_sumb)가 "L"이면 리페어 워드라인(RWL)이 인에 이를된다. 출력신호(rwl_enb_n)은 0부터 n중에서 하나만 "L"가 된다. "L"가 된 블록에서 리페어 워드라인이 동작을 하게 된다.

<29> 정상 워드라인 드라이버(20)에서는 로우가 된 출력신호(rwl_enb_n)가 디스에 이를 신호로 사용된다. 즉, 출력신호(rwl_enb_n)가 "L"가 되면 정상 워드라인이 동작되는 경로(Path)가 디스에 이를된다. 그리고, 출력신호(rwl_end_n)가 "H"가 되면 정상 워드라인이 동작을 하게 된다. 모든 정상 워드라인이 동작하는 것은 아니고 로우 어드레스(X address)에 일치하는 정상 워드라인이 동작하게 된다.

<30> 다음은 도 4의 컬럼 리페어 블록(Y Repair block: 200)에 대해서 설명하기로 한다.

<31> 이 회로는 컬럼 어드레스(Y Address)에 대한 결함구제회로에 해당한다. 이 회로는 컬럼 퓨즈 박스(30), 리페어 컬럼 선택부(40) 및 정상 컬럼 선택부(50)로 크게 구성되어 있다. 먼저 컬럼 퓨즈 박스(30)에 대한 설명을 하기로 한다. 컬럼 퓨즈 인에 이를

신호(Yfuse_enable)는 로우 어드레스(X Address)에 의해 워드라인이 인에이블 되면 생성되는 신호이다.

<32> 퓨즈 인에이블 신호(Yfuse_enable)가 들어오면, 컬럼 퓨즈 박스(30)가 동작을 할 수 있도록 된다. 이 때 컬럼 어드레스(Y Address)가 들어오면 결합 어드레스(Fail Address)인지 정상 어드레스(Normal Address) 인지를 구분하여 출력신호(Ryi_enb)를 내보낸다. 결합 어드레스(Fail Address)인 경우 출력신호(Ryi_enb)가 "L"로 되어 리페어 컬럼 선택부(40)를 인에이블시켜, 컬럼 리페어 드라이버(60)가 구동된다. 그러므로 리페어 컬럼 선택신호(Repair Ys)가 인에이블되게 된다. 그리고, 이 신호(Ryi_enb)는 정상 컬럼 선택부(50)로 가서 이 선택부(50)를 디스에이블 시켜 정상 컬럼 선택신호(Normal Ys)가 뜨지 못하도록 한다. 그러나, 출력신호(Ryi_enb)가 "H" 인경우는 반대로 정상 컬럼 선택부(50)는 컬럼 어드레스(Y Address)를 받아서 이에 해당하는 정상 컬럼 드라이버(70)를 구동시켜 정상 컬럼 선택신호(Normal Ys)를 인에이블시킨다. 정상 컬럼 드라이버(70) 및 정상 컬럼 선택부(50)는 컬럼 어드레스(Y Address) 만큼 존재한다.

<33> 위와 같이 대부분의 메모리 반도체의 경우 X, Y 어드레스를 구분하여 결합을 구제하는 구조로 되어 있다. 물론 SDRAM의 경우 X, Y 어드레스가 외부에서 따로 들어오므로 이렇게 사용하는 것이 맞으나, SRAM의 경우 X,Y가 구분되어 들어오지 않으나, 내부적으로는 X, Y를 구분지어 사용을 하게 된다. 따라서, 위와 같이 사용하게 되면 결함이 난 어드레스뿐만 아니라, 그 주위의 어드레스, X 어드레스 쪽으로 결합 구제하게 되면, 결함이 난 Y 어드레스뿐만 아니라, 메모리 셀이 나누어져 있는 블록에 해당하는 Y 어드레스는 모두 바뀌게 된다. 이는 결함이 나지 않은 어드레스까지 대체하게 되는 불이익이

생기게 된다. 만일 대체하게 되는 X 어드레스에서 결함이 난 Y 어드레스는 결함이 구제 될 수 있으나, 다른 Y 어드레스에서 결함이 발생할 확률이 존재하게 되는 것이다.

【발명이 이루고자 하는 기술적 과제】

<34> 따라서, 본 발명에서는 결함이 난 어드레스만을 대체하기 위하여 퓨즈를 로우 및 컬럼 어드레스 용으로 나누지 않고, 퓨즈에 로우 및 컬럼 어드레스 정보를 모두 가지게 만들어, 결함 어드레스가 들어오게 되면 해당 어드레스만 대체되고, 나머지 어드레스는 원래대로 동작을 하게 하여 상술한 문제점을 해소 할 수 있는 리페어 회로를 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<35> 본 발명은 랜덤 비트 결함(Random Bit Fail)인 경우 각각의 1비트 결함을 각각 결함 구제회로를 써서 결함 난 어드레스만을 구제할 수 있도록 하는 것이다. 더욱이 본 발명은 어드레스 멀티플렉스를 하지 않는 메모리 반도체에 적용된다.

<36> 본 발명에 따른 리페어 회로는 컬럼 및 로우 어드레스를 받아들여 결함 어드레스인지 아닌지를 구분하여 비트 리페어 여부를 결정하는 비트 결함 리페어 블록과;

<37> 로우 어드레스 결함 여부 및 상기 비트 결함 리페어 블록의 출력에 따라 로우성 리페어 여부를 결정하는 로우 리페어 블록과;



1020020041316

출력 일자: 2003/4/17

<38> 컬럼 어드레스, 컬럼 퓨즈 박스 및 상기 비트 결합 리페어 블록의 출력 신호에 따라 컬럼성 리페어 여부 및 정상 컬럼 드라이버 선택 여부를 결정하는 다수의 컬럼 리페어 블록을 포함하여 이루어 진다.

<39> 이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명하기로 한다.

<40> 도 5는 본 발명을 간략하게 구현한 블록도이다.

<41> 본 발명의 로우 리페어 블록(1100)은 도 6과 같은 상세한 구성을 갖는데 앞에서 설명한 것과 거의 같으므로 상세한 동작 설명은 생략하기로 한다. 이것은 로우 어드레스(X Address)만을 이용하여 워드라인을 대체하는 방식으로써, 로우(Row)성 결함이 생길 경우 유용하게 쓸 수 있으므로 사용이 가능하게 만들었다. 그리고, 비트 결합 리페어 블록(Bit Fail Repair Block;400)의 출력신호 (Bit_fuse_sumb)는 모든 정상 워드라인과 리페어 워드라인을 디스에이블하는 신호이다.

<42> 다음은 비트 결합 리페어 블록(1400)에 대하여 설명하기로 한다.

<43> 이 블록(400)은 위에서 설명한 출력신호(Bit_fuse_sumb)를 만들어 내는 회로이다.

<44> 본 블록(400)은 도 7에 도시된 바와 같이 M개의 퓨즈 박스(Fuse Box: 1410), 퓨즈 결합 블록(Fuse Summation Block; 1420), 비트 리페어 워드라인 드라이버(Bit Repair Word Line Driver;1430)및 정상 워드라인 드라이버(1440)로 구성되어 있다. 퓨즈 박스 (1410)는 X, Y 어드레스 정보를 가지고 있다.

<45> 위에서 설명한 로우 퓨즈 박스(X fuse Box) 및 컬럼 퓨즈 박스(Y Fuse Box)의 성질을 합쳐놓은 것과 같은 것이다. 모든 어드레스 정보를 가지고 있어서 외부의 어드레스가 들어오면 결합 어드레스인지를 비교하여, 결합 어드레스인 경우에는 제어 신호(hitb_m)

를 "L"로 출력을 하고, 결합 어드레스가 아닌 경우는 "H"로 출력한다. 퓨즈 결합 블록(1420)은 종래 기술에서 설명한 것과 똑같은 동작을 한다. 제어 신호(hitb_0, ..., hitb_m)중 하나라도 "L"가 되면 그 출력(Bit_fuse_sumb)은 "L"가 되고, 모두 "H"인 경우는 "H"로 동작을 한다. 즉, 각각의 결합이 난 어드레스를 퓨즈 박스(1410)에 세팅해 놓으면 결합 어드레스가 들어 왔을 경우에 "L"로 동작을 한다. 이 신호는 위에서 말했듯이 모든 리페어 워드라인 및 정상 워드라인 드라이버를 동작을 하지 않게 만든다. 그리고, 출력(Bit_fuse_sumb)은 비트 리페어 워드라인 드라이버(1430)를 인에이블시키는 신호로 사용이 되고, 비트리페어워드라인 드라이버(1430)가 인에이블 되면 비트 리페어 워드라인(Bit RWL)이 동작을 하게 되어 로우 어드레스를 담당하게 된다.

<46> 다음은 도 8의 컬럼 리페어 블록에 대해서 설명하기로 한다.

<47> 도 8에서, 컬럼 퓨즈 박스(210)가 존재하는 것은 종래 기술을 그대로 사용하고, 본 발명을 추가 시켰기 때문이다. 결합이 컬럼(Column)성 결합도 많이 존재하게 되므로 유용하게 쓰일 수 있기 때문이다.

<48> 위 비트 결합 리페어 블록(1400)에서 퓨즈 결합 블록(1100)의 출력(Bit_fuse_sumb)은 컬럼 리페어 블록에서도 사용이 되는데, 이 신호(Bit_fuse_sumb)는 컬럼 퓨즈 박스(210)의 출력 신호(Ryi_enb)와 더불어 정상 컬럼 선택부(220a, 220b, 220c)를 디스에이블하는 신호로 사용된다. 물론, 이 신호(Bit_fuse_sumb)는 정상 컬럼 선택부(220a, 220b, 220c)뿐만이 아니라 리페어 컬럼 선택부(300)를 인에이블시킨다. 그리고, 이 신호(Bit_fuse_sumb)는 비트 리페어 컬럼 선택부(230a, 230b)에서는 인에이블 신호로 사용하게 된다. 이렇게 함으로써 다른 인에이블 경로(enable Path)를 막게 되어

비트 결합 리페어 블록(400)의 퓨즈 박스(1410)에 의해서만 컬럼 경로(Y Path)를 제어할 수가 있는 것이다.

<49> 비트 리페어 컬럼 선택부(230a, 230b)가 신호(Bit_fuse_sumb)에 의해서 인에이블되면 퓨즈 박스(1410)의 출력(hitb_m)의 신호에 의해서 정상 컬럼 선택신호(Normal Ys)가 어느 것이 인에이블 될 건지 결정이 되는 것이다. 예로, 퓨즈 박스(Fuse Box 0)에 세팅되어 있는 어드레스가 입력으로 들어오면, 결합 어드레스로 인식이 되어, 출력(hitb_0)이 인에이블될 것이며, 이로 인해서 출력(Bit_fuse_sumb) 신호도 인에이블되면, 정상 컬럼 선택부(220a, 220b, 220c)와 리페어 컬럼 선택부(300)는 디스에이블 상태가 되고, 비트 리페어 컬럼 선택부(230a, 230b)가 인에이블되고, 또한 출력(hitb_0)만 인에이블되고, 나머지 출력(hitb_m(m=1, ..., m))은 디스에이블 상태가 되어 출력(hitb_0)에 의해서 정상 비트(Normal Ys)가 인에이블 되게 되는 것이다. 퓨즈 박스(1410)에 의해서 인에이블되는 정상 비트(Normal Ys)는 정해져 있게 되는 것이다. 퓨즈 박스(1410)의 개수만큼 비트 리페어 컬럼 선택부가 요구된다. 정상 컬럼 드라이버(500)는 정상 컬럼 선택부(220a, 220b, 220c)와 비트 리페어 컬럼 선택부(230a, 230b)에 의해서 각각 구동이 되는 것이다.

<50> 위의 동작을 다시 설명하면, 퓨즈 박스(1410)에 세팅된 결합 어드레스가 들어오면, 정상 워드라인 드라이버(20), 리페어 워드라인 드라이버(10)를 디스에이블시키고, 비트 리페어 워드 라인 드라이버(1430)를 인에이블시켜 비트 리페어 워드라인(Bit RWL)을 구동 시킨다. 로우 어드레스에 해당하는 워드라인은 비트 리페어 워드라인(Bit RWL)이 동작되는 것이다. 그리고, 정상 컬럼 선택부(220a, 220b, 220c) 및 리페어 리페어 컬럼 선택부(300)를 전부 디스에이블시키고, 비트 리페어 컬럼 선택부(230a, 230b)를 인에이블

시켜 결합 어드레스를 세팅한 퓨즈 박스(1410)에 의해서 정상 컬럼 드라이버(500)를 구
동시켜 정상 비트(Normal Ys)를 인에이블시키게 된다.

<51> 상기와 같은 동작에 의해서 랜덤 결합 비트인 1비트만을 구제하는 회로가 동작되는
것이다. 본 발명에서는 결합 어드레스가 하나만 틀려도 원래의 셀에서 데이터를 읽어오
게된다. 그러므로, 실제적으로는 결합난 어드레스만이 다른 셀로 대체되게 된다.

【발명의 효과】

<52> 본 발명은 랜덤 비트 결합을 구제하는 발명으로, 기존의 결합구제회로에서 쓸데없
이 결합 나지 않은 어드레스까지 함께 대체되는 경우가 많았다. 그러나 본 발명은 결합
어드레스 만을 결합 구제하는 반도체 메모리 소자를 만들어 낼 수가 있다. 본 발명은 버
스트, 페이지 모드가 아닌 단일 라이트, 리드(Single Write, Read)로 동작하는 메모리
반도체 소자에 이용될 수 있다.

【특허청구범위】**【청구항 1】**

컬럼 및 로우 어드레스를 받아들여 결합 어드레스인지 아닌지를 구분하여 비트 리페어 여부를 결정하는 비트 결합 리페어 블록과;
로우 어드레스 결합 여부 및 상기 비트 결합 리페어 블록의 출력에 따라 로우성 리페어 여부를 결정하는 로우 리페어 블록과;
컬럼 어드레스, 컬럼 퓨즈 박스 및 상기 비트 결합 리페어 블록의 출력 신호에 따라 컬럼성 리페어 여부 및 정상 컬럼 드라이버 선택 여부를 결정하는 다수의 컬럼 리페어 블록을 포함하여 이루어 진 것을 특징으로 하는 리페어 회로.

【청구항 2】

제 1항에 있어서,
상기 비트 결합 리페어 블록은
컬럼 및 로우 어드레스를 받아 들이는 다수의 제 1 퓨즈 박스와;
상기 다수의 퓨즈 박스의 출력을 결합하는 제 1 퓨즈 결합 블록과;
상기 퓨즈 결합 블록의 출력에 따라 동작하여 정상 워드라인을 선택하는 정상 워드라인 드라이버와;
상기 퓨즈 결합 블록의 출력에 따라 동작하여 한 비트만을 리페어하는 비트 리페어 워드라인 드라이버를 포함하여 이루어 진 것을 특징으로 하는 리페어 회로.

【청구항 3】

제 1 또는 2 항에 있어서,

상기 로우 리페어 블록은

로우 어드레스를 받아 들이는 다수의 제 2 퓨즈 박스와;

상기 다수의 퓨즈 박스 블록의 출력을 결합하는 제 2 퓨즈 결합 블록과;

상기 제 1 퓨즈 결합 블록의 출력 및 상기 제 2 퓨즈 결합 블록의 출력에 따라 정상 워드라인을 인에이블 시키기 위한 정상 워드라인 드라이버와;

상기 제 1 퓨즈 결합 블록의 출력 및 상기 제 2 퓨즈 결합 블록의 출력에 따라 정상 워드라인을 인에이블 시키기 위한 리페어 워드라인 드라이버를 포함하여 구성된 것을 특징으로 하는 리페어 회로.

【청구항 4】

제 1 또는 제 2항에 있어서,

상기 다수의 컬럼 리페어 블록 각각은

컬럼 어드레스를 받아 들이는 컬럼 퓨즈 박스와;

상기 제 1 퓨즈 박스의 출력 신호 및 상기 제 1 퓨즈 결합 블록의 출력에 따

【청구항 5】

제 2 항에 있어서,

상기 제 1 퓨즈 결합 블록은

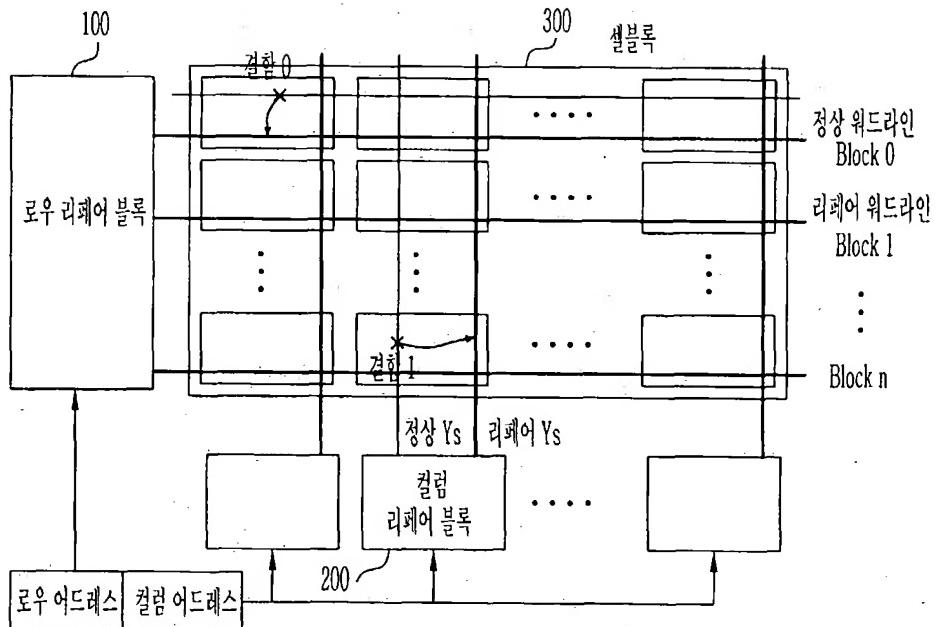
1020020041316

출력 일자: 2003/4/17

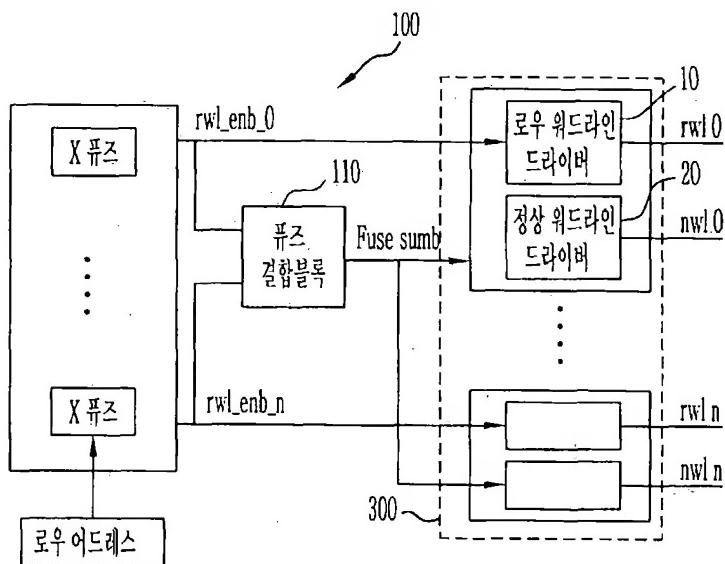
상기 다수의 제 1 퓨즈 박스의 출력을 입력으로 받아들여, 이중 하나의 입력이 나머지 다른 입력과 틀린 값을 가지게 되면 그 하나의 다른 입력 값에 의해서 출력 값이 결정되는 것을 특징으로 하는 리페어 회로.

【도면】

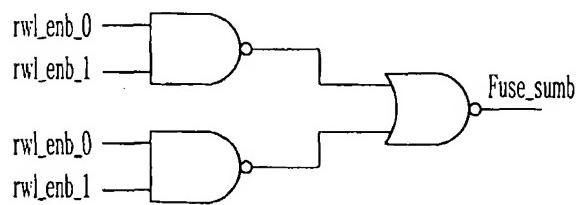
【도 1】



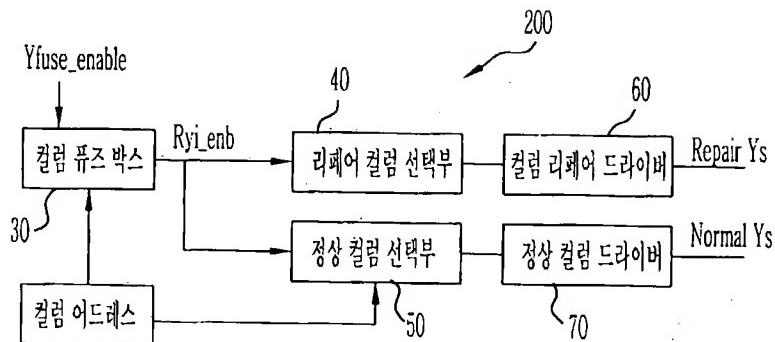
【도 2】



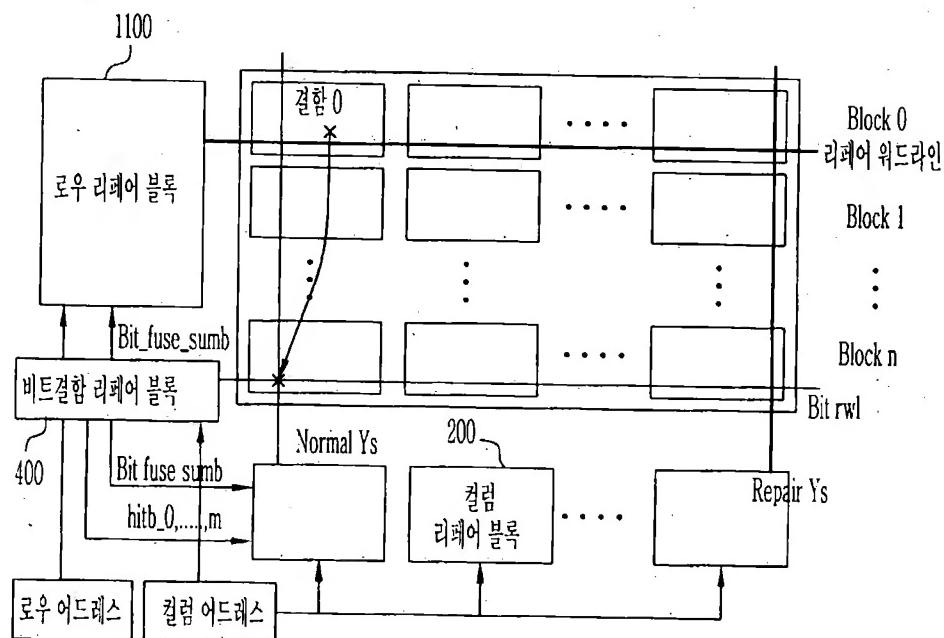
【도 3】



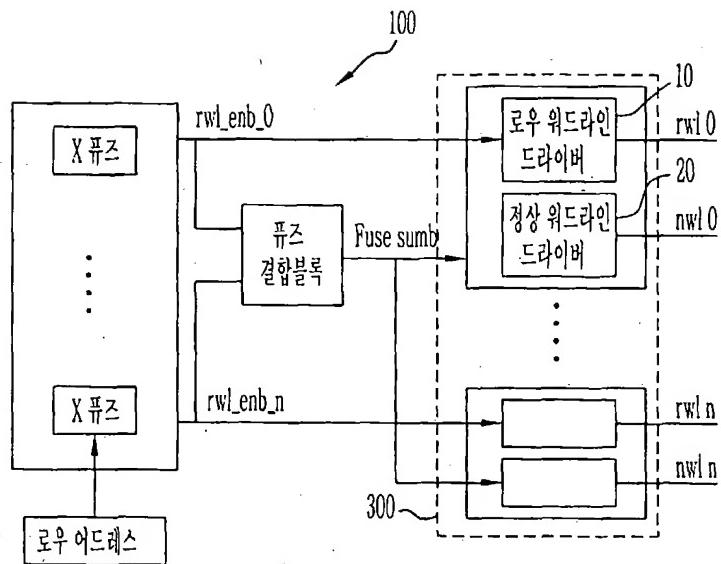
【도 4】



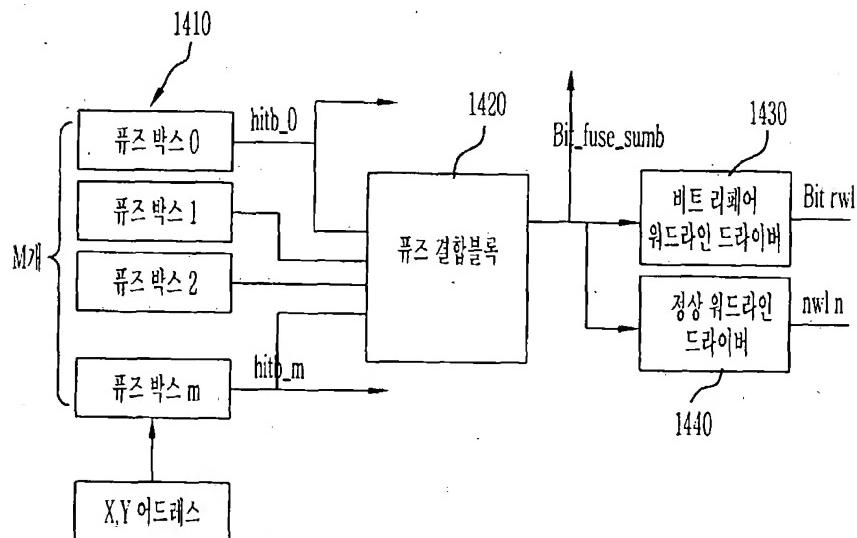
【도 5】



【도 6】



【도 7】



【도 8】

